Debugage matériel sur ILA

Le logiciel et le matériel interagissent entre eux sur les systèmes embarqués. La suite logicielle xilinx sdk permet un debugage logiciel grâce au XMD (Xilinx Microprocessor Debugger). L'analyseur matériel ou (debug core) permet le debugage matériel en permettant l'accès aux signaux internes sans être besoin de sortir les signaux sur les broches du circuit. Ces cœurs de debugage (debug core) peuvent résider dans la logique programmable (PL).

L'objectif de ce tutorial est de :

- Valider et débuger ton système en utilisant l'environnement de conception intégré Vivado et le cœur de l'analyseur logique intégré ILA (the Integrated Logic Analyzer (ILA))
- De créer un projet RTL en fournissant les sondes d'analyses et en insérant un core ILA.
- De générer la netlist de l'IPCORE sous Vivado
- De debuger le système en utilisant l'analyseur logique temps réel Vivado.

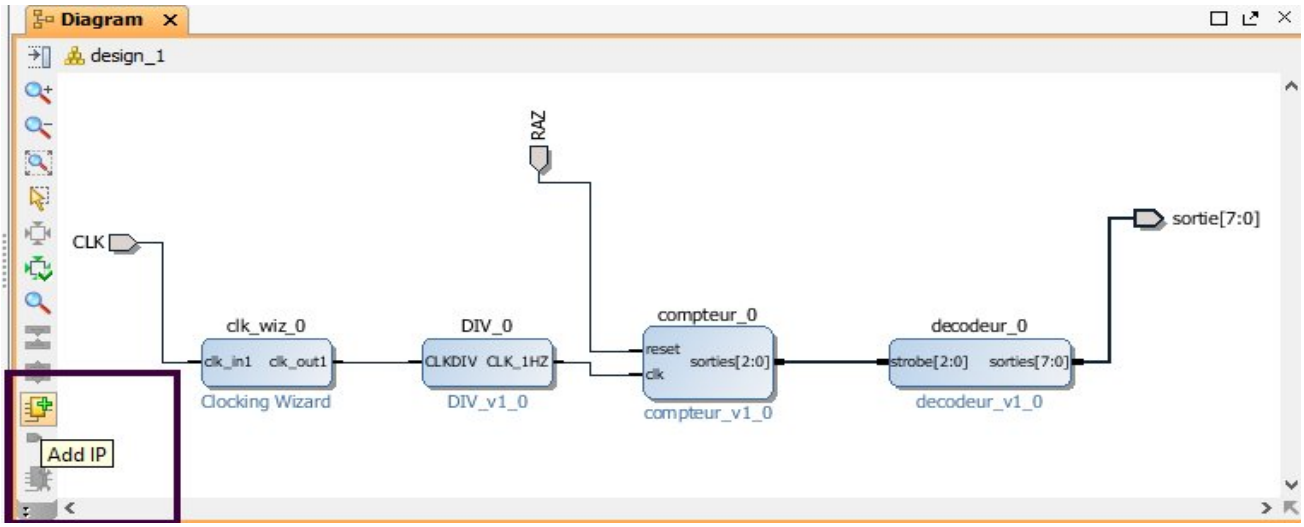
Les résultats du debugage seront fournis sous forme de chronogramme sous vivado en utilisant l'interface USB-JTAG de la carte ZYBO et du PC

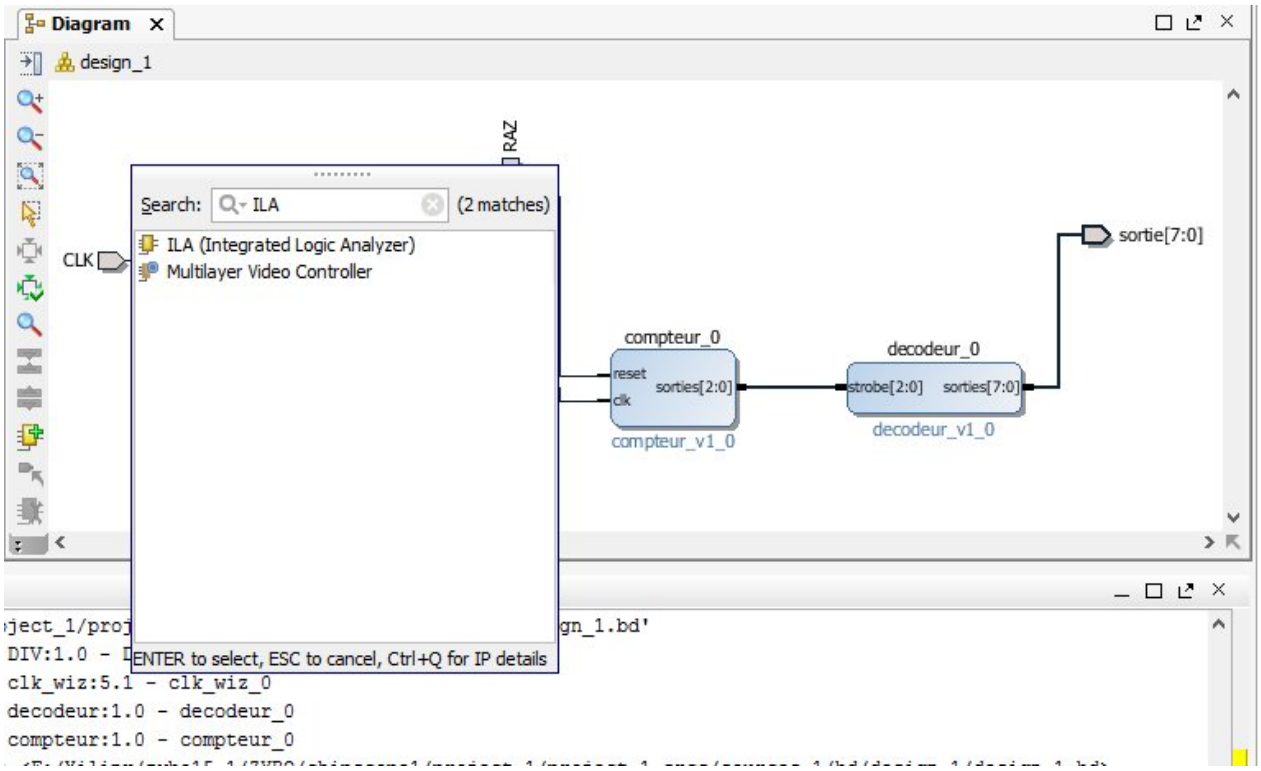
Lors de cette séance nous utiliserons que la partie PL du FPGA, il n'y aura donc aucune interaction entre la partie matérielle et logicielle. L'application sera le chenillard mise en place précédemment.

L'analyse des signaux internes s'effectuera sur les sorties du compteur.

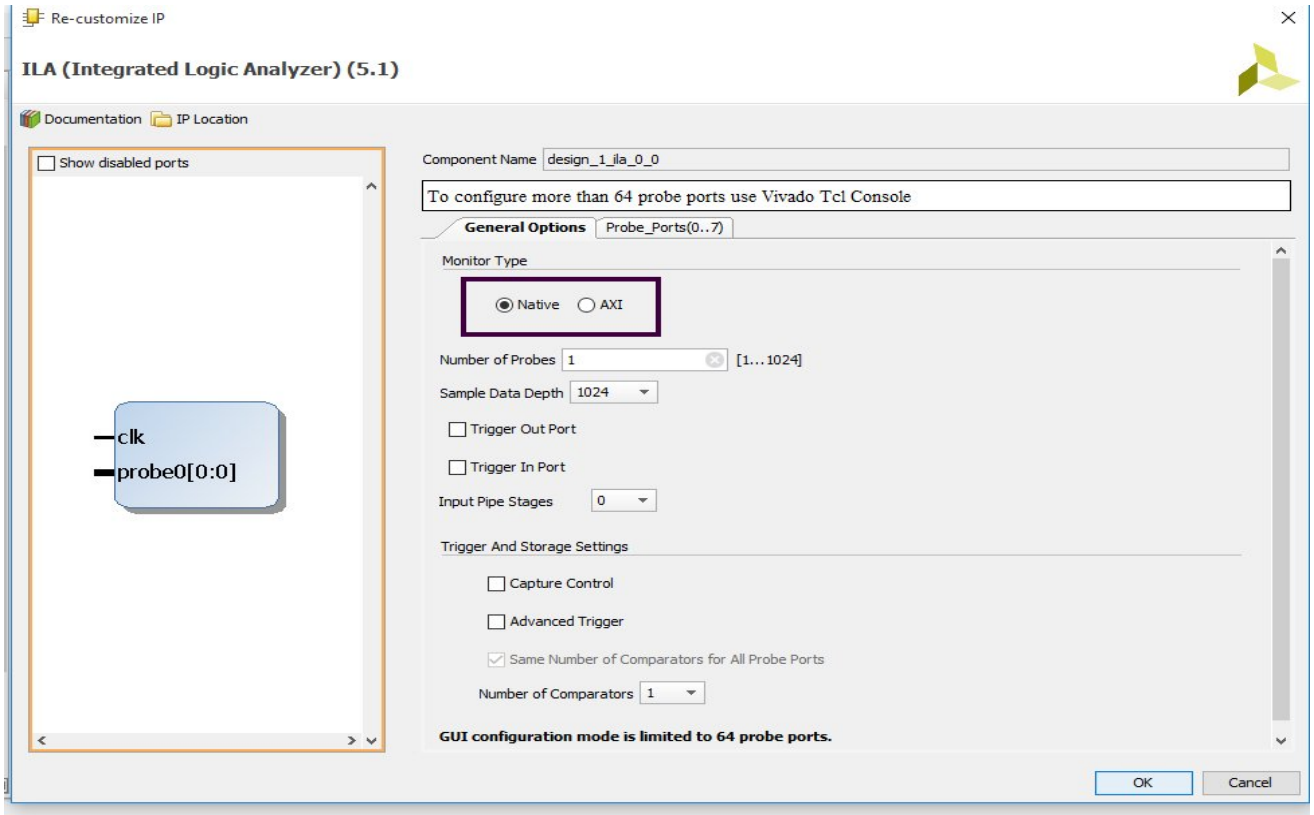
1) Création du projet RTL

Reprendre le projet sur le chenillard et insérer un IPCORE du type ILA

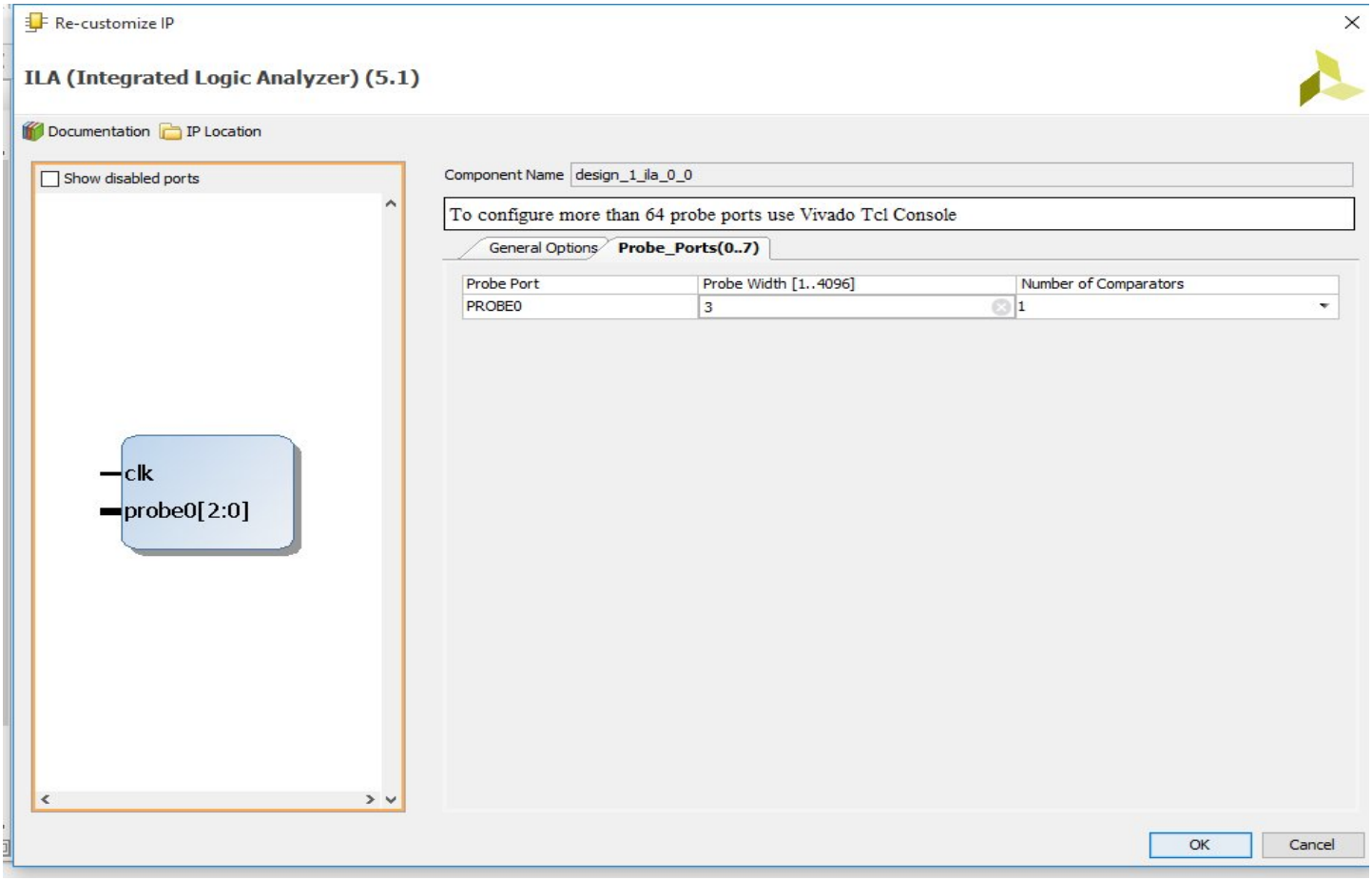




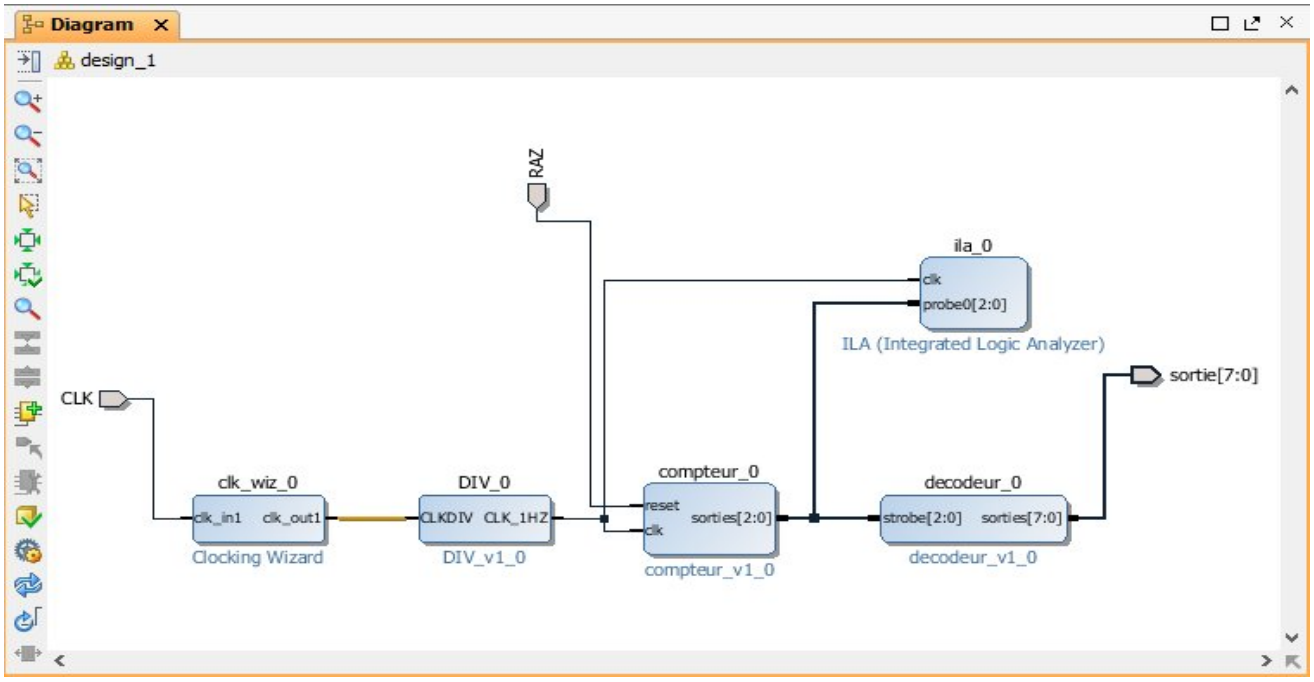
L'IPCORE de debugage ILA peut s'interfacer sur un bus AXI ou sur un bus générique. Choisissons un bus générique avec une seule sonde



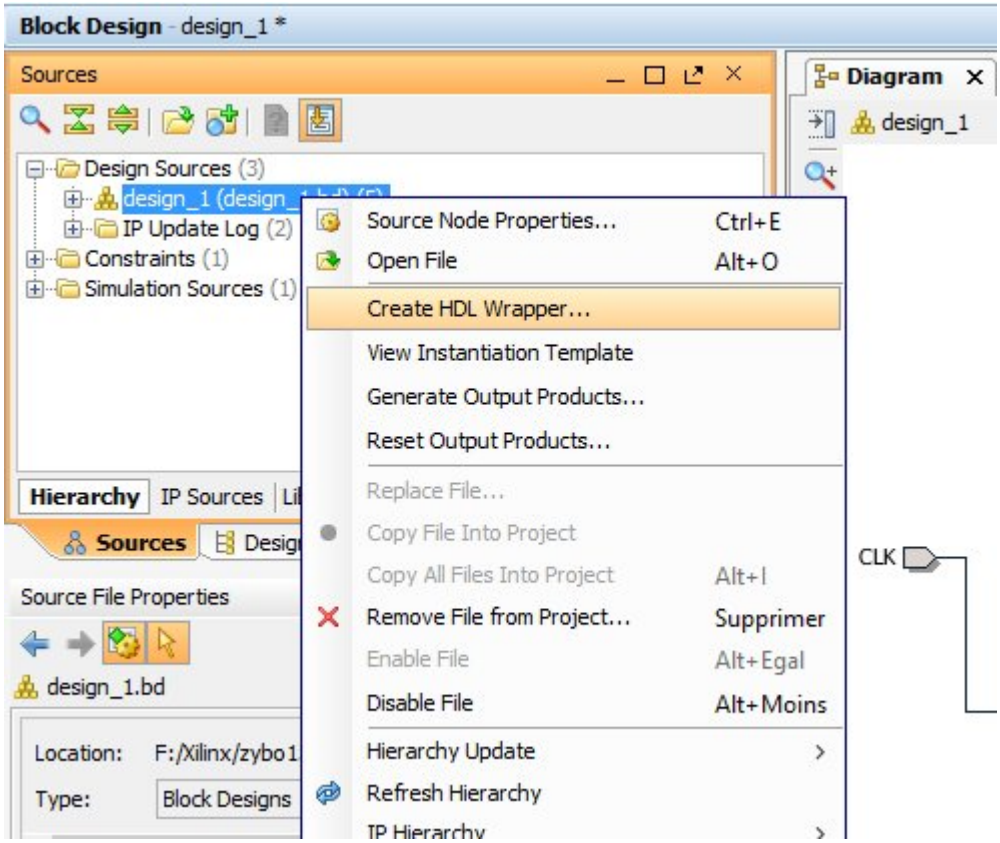
La sonde devra comporter trois signaux :



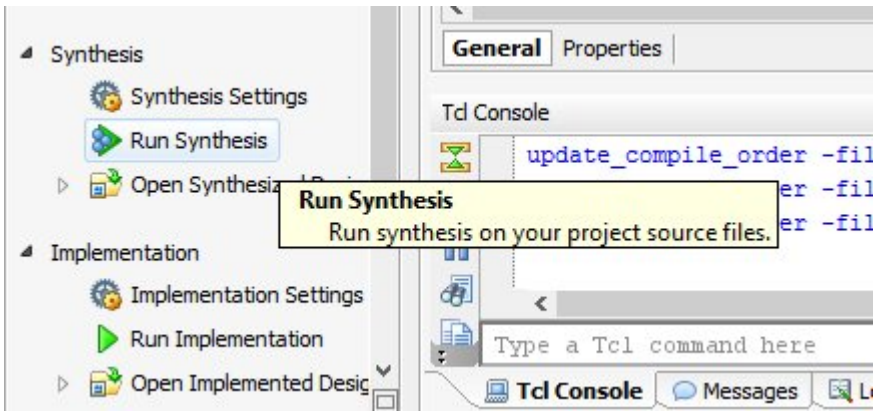
Le schéma devra ressembler à celui-ci :



Créez un fichier VHDL de top level

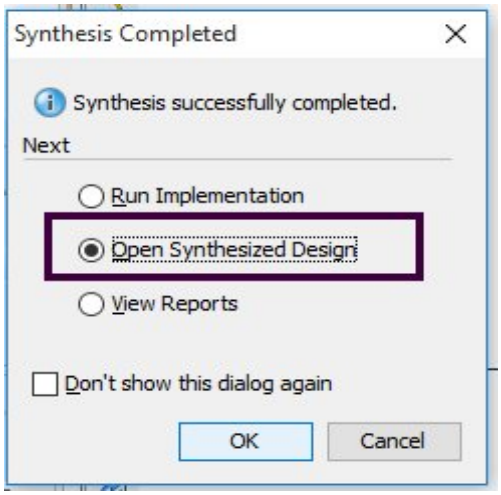


Lancez la phase de synthèse

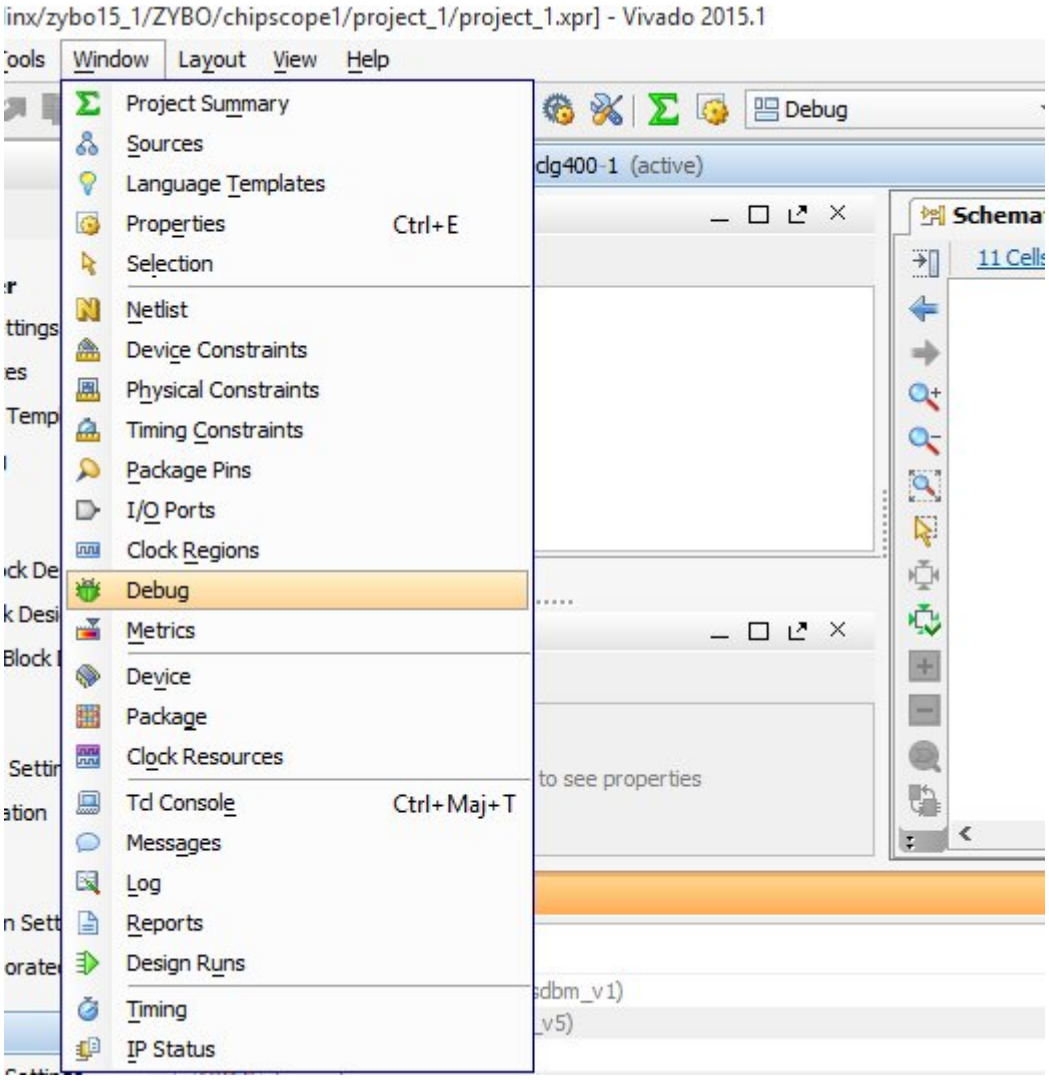


2) Debugage des signaux temps réel

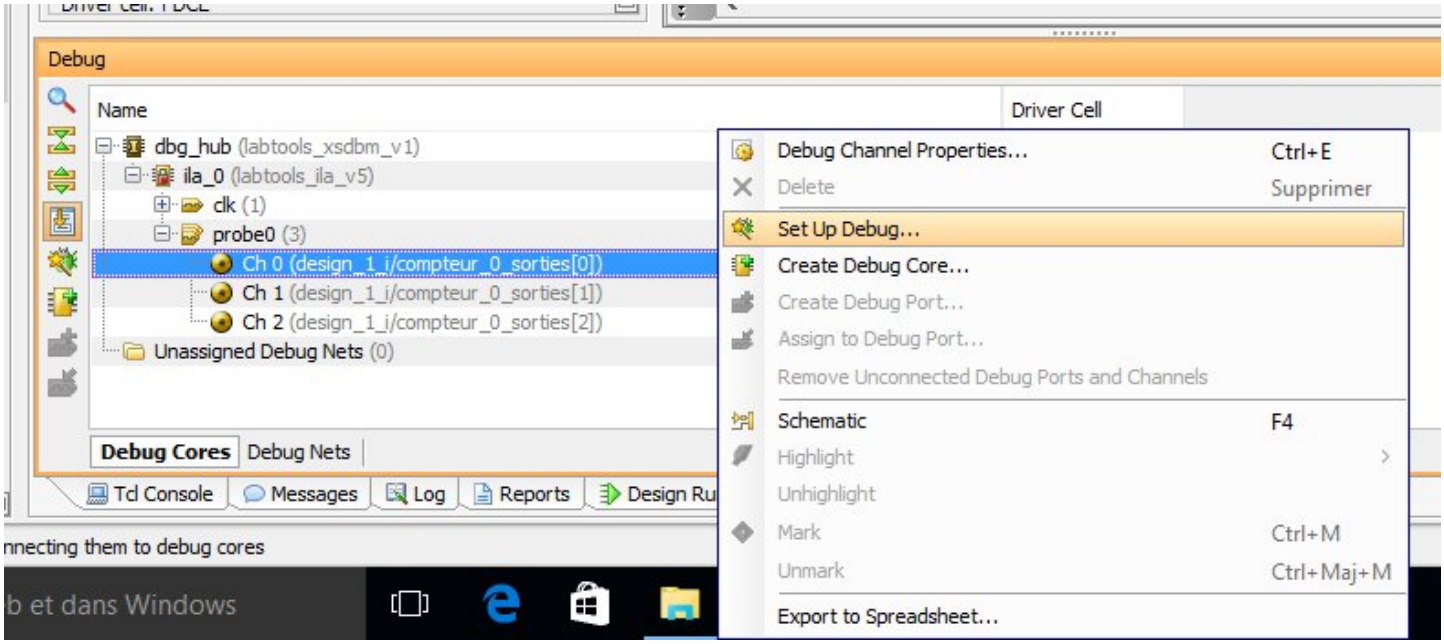
Ouvrir le système synthétisé



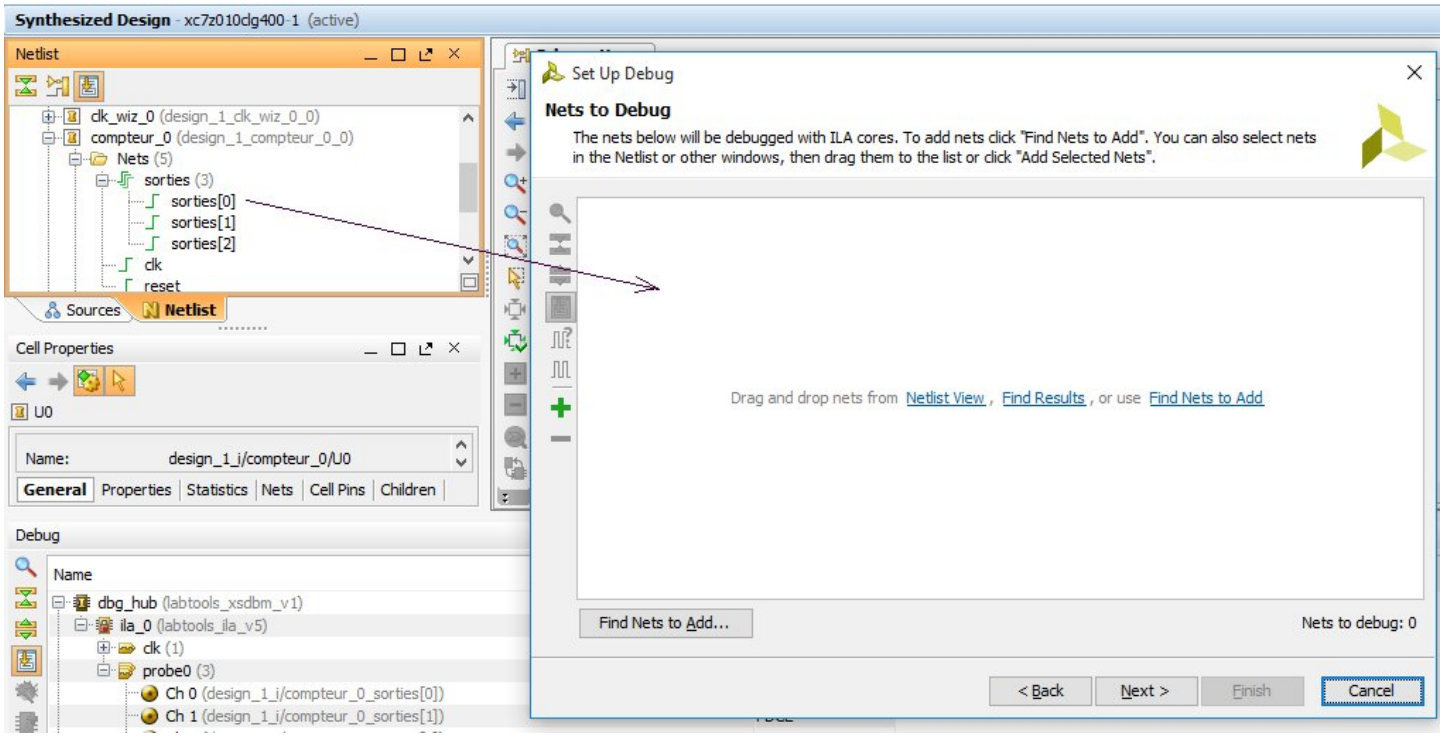
Lancez la fenêtre de debugage



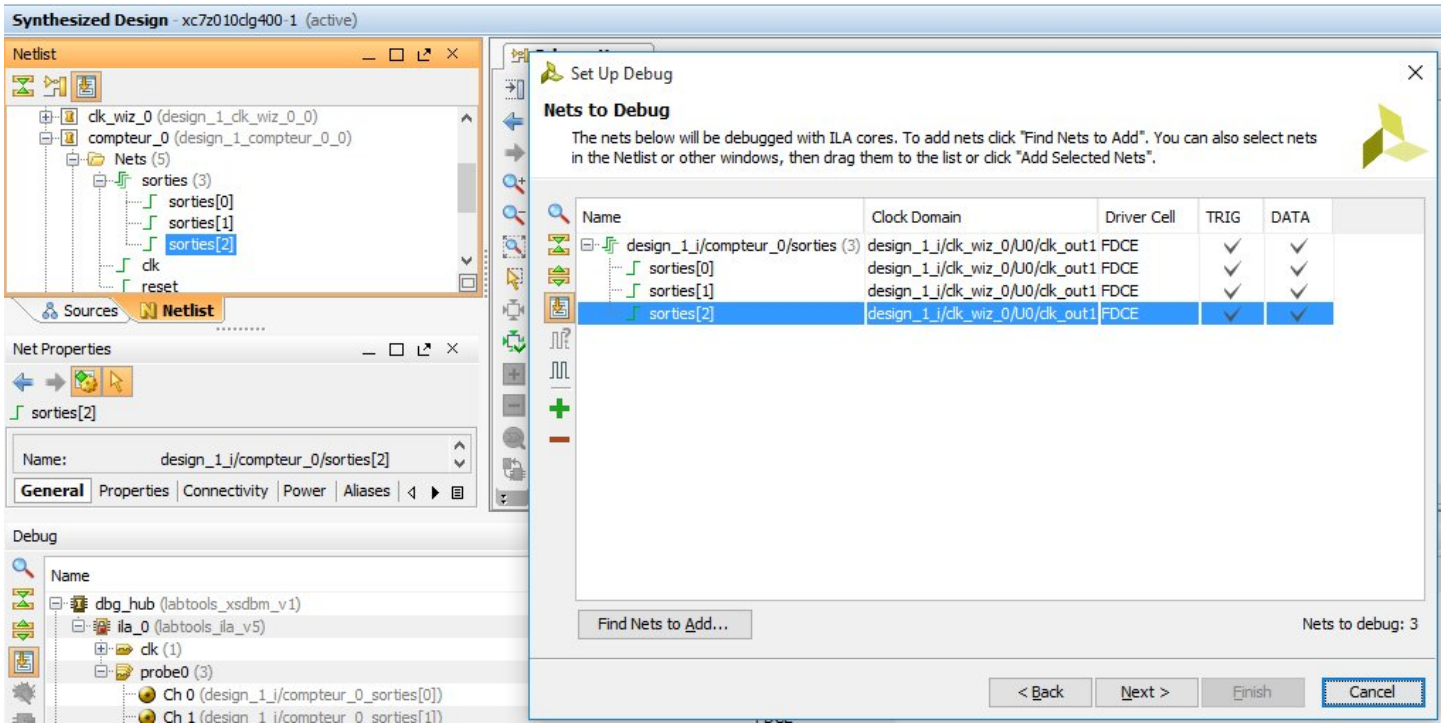
Prépositionnez les signaux de la sonde en mode debugage



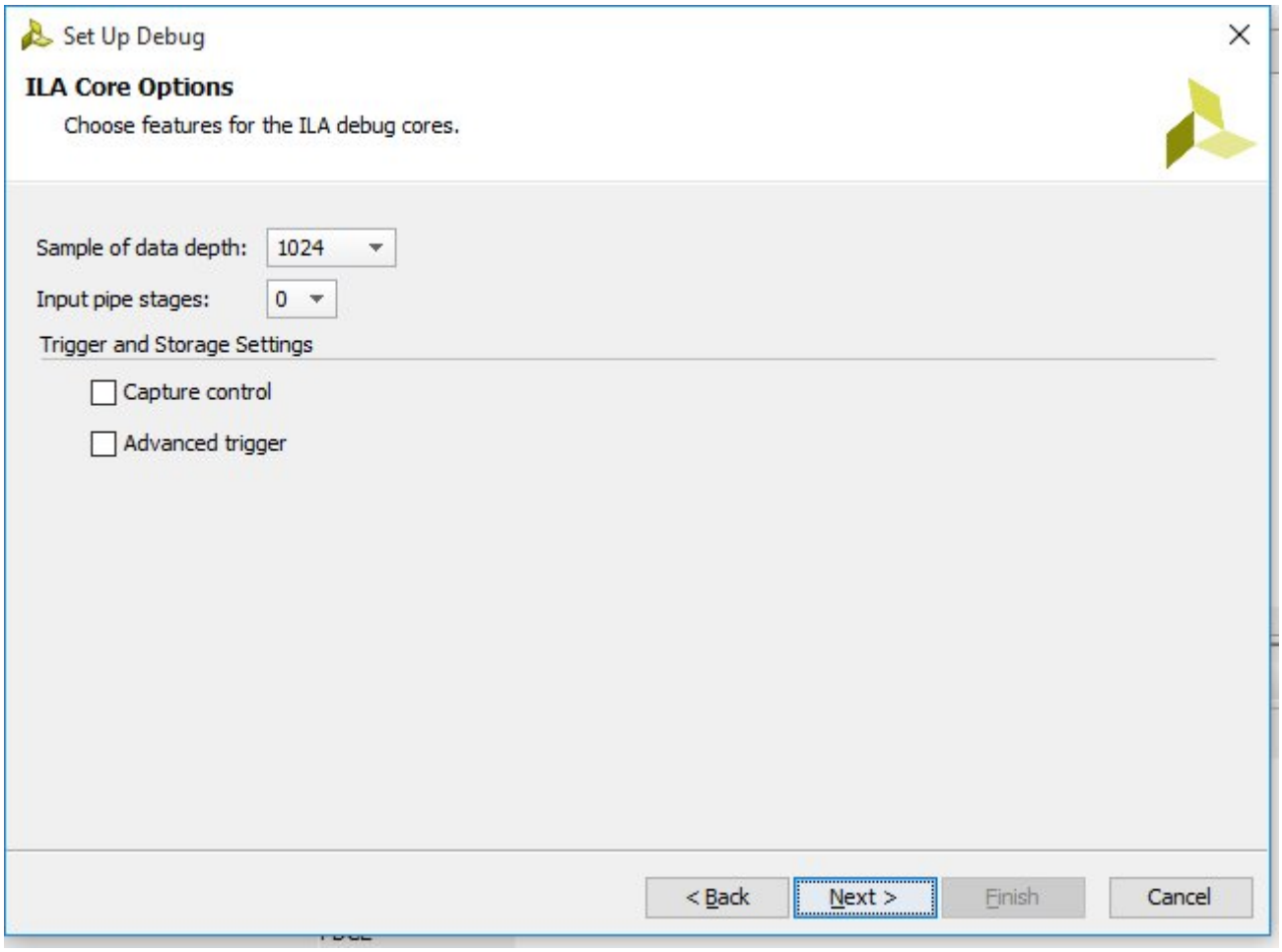
Sélectionnez le signal et déplacez le dans la fenêtre de droite



Faire de même avec les deux signaux suivants :

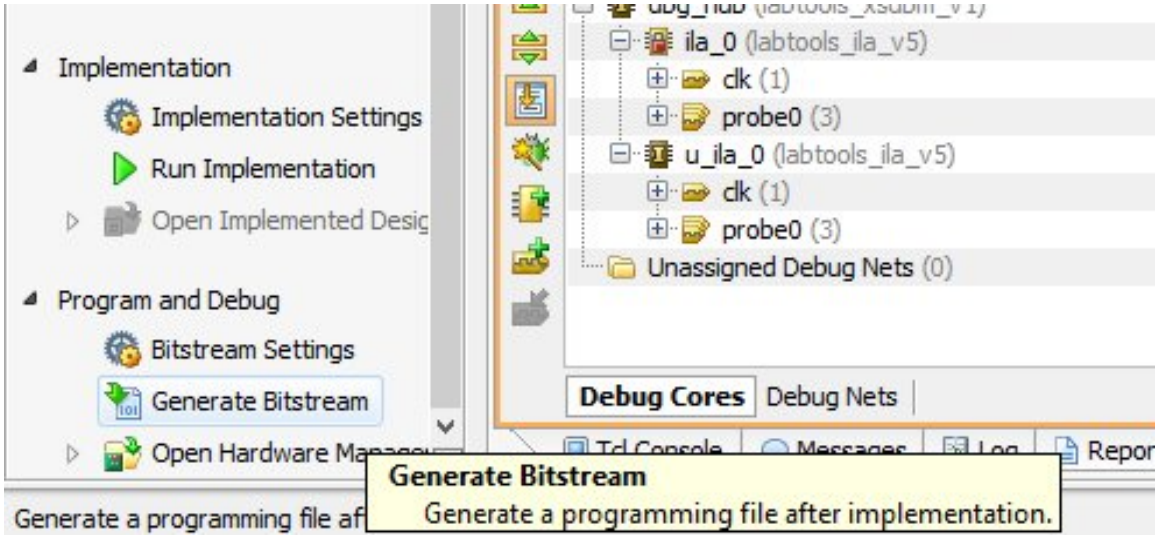


Cliquez sur next

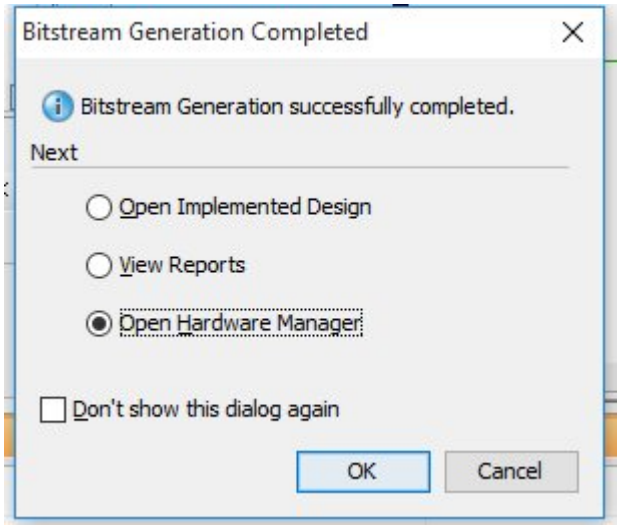




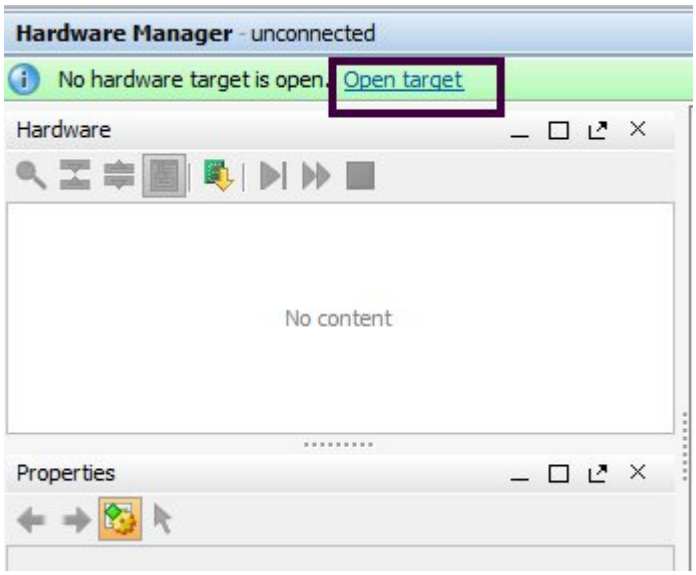
Générez le bitstream avec le cœur de debugage (IPCORE debug)



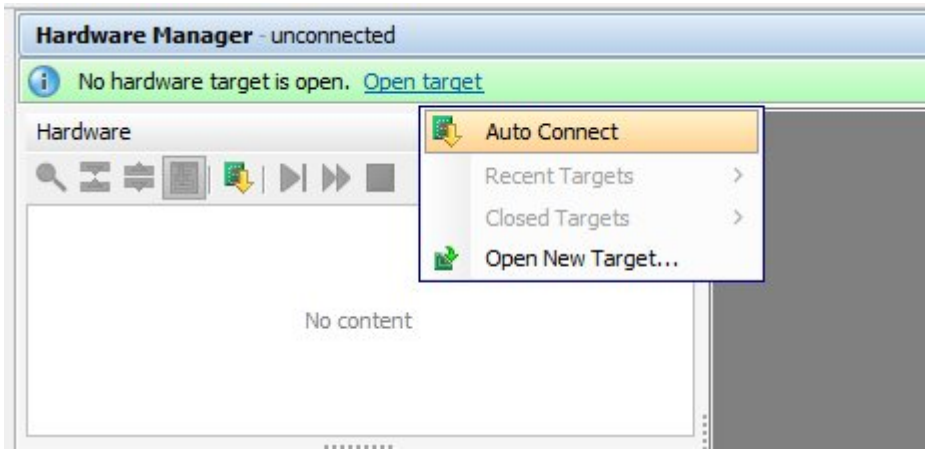
Choisissez open Hardware Manager



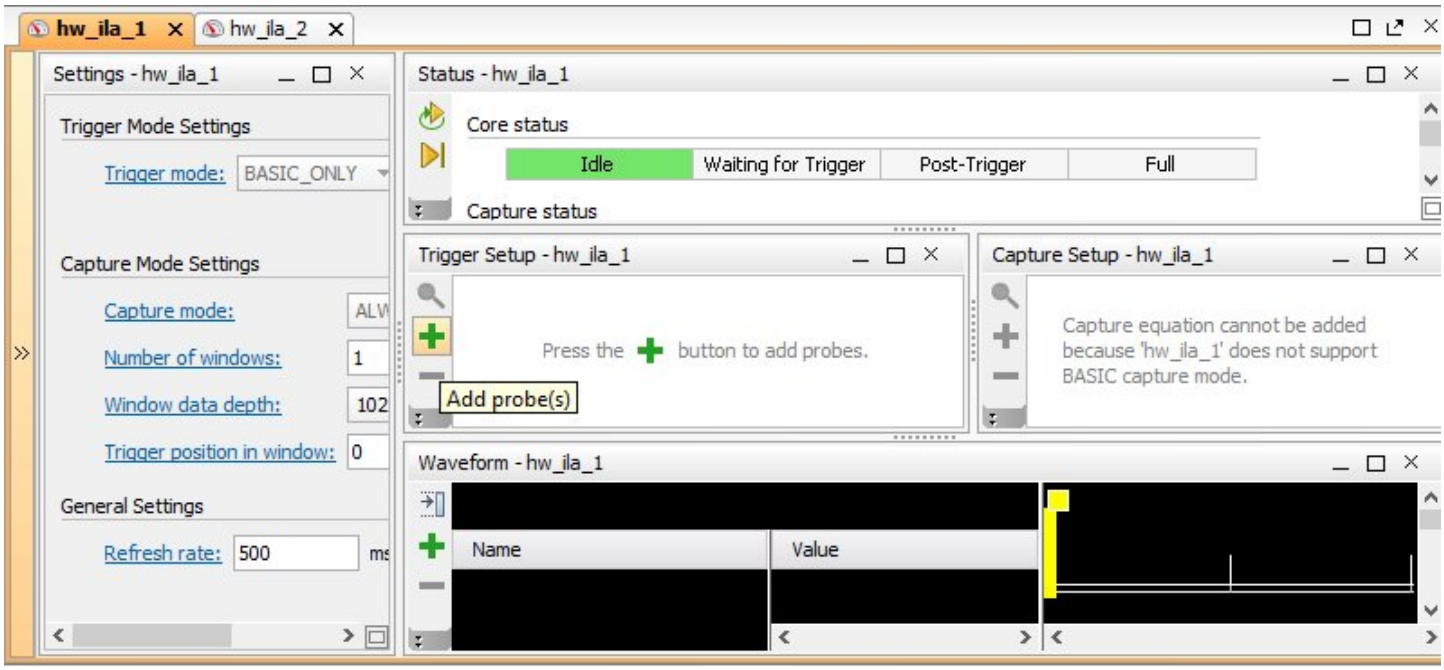
Connectez la cible et cliquez sur open target



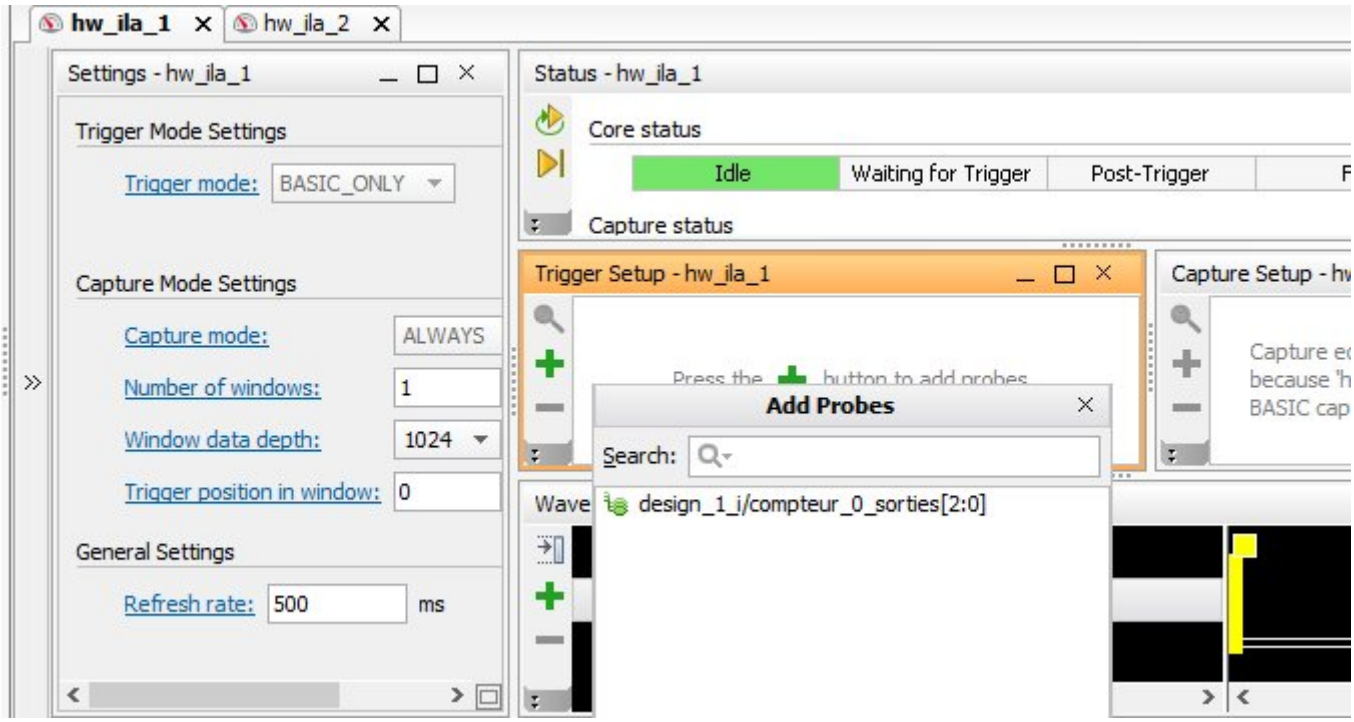
Choisir Auto connect



On dispose de deux interfaces ila_1 et ila_2 pour visualiser les résultats, cliquez sur add probe afin de sélectionner les signaux de déclenchement



Sélectionnez les signaux de sorties du compteur



Cliquez sur les boutons de déclenchement dans l'encadré afin de déclencher la visualisation des chronogrammes

